

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 07080682 A

(43) Date of publication of application: 28 . 03 . 95

(51) Int. Cl

B23K 35/363
B23K 35/22
H05K 3/34

(21) Application number: 05224868

(22) Date of filing: 10 . 09 . 93

(71) Applicant: FUJITSU LTD

(72) Inventor: SAKUYAMA SEIKI
UCHIDA HIROMOTO
WATANABE ISAO

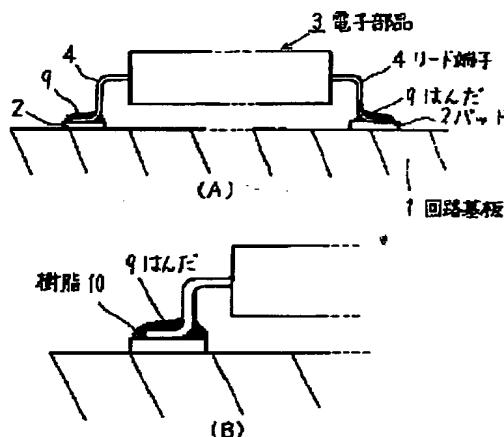
(54) SOLDER PASTE

(57) Abstract:

PURPOSE: To improve the corrosion resistance of solder and to maintain the reliability of a high-density packaging apparatus by incorporating a thermoplastic resin with withstands a flow temp. at which a circuit board to be treated is subjected soldering at a specific ratio into a flux.

CONSTITUTION: Solder paste is deposited by screen printing using a metal mask on pads 2 previously formed on the circuit board 1 and thereafter, lead terminals 4 of electronic parts 3 are positioned. The solder 9 is coated with a resin 10 when soldering is executed by passing the circuit board though a reflow furnace. Crack, etc., are generated and a resoldering operation is hindered at the time of carrying out this operation, by which workability is degraded if the thickness of the resin 10 coating the soldered 9 surface is too large. The content of the thermoplastic resin is adequately 5 to 30% of the weigh of the flux.

COPYRIGHT: (C)1995,JPO



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-80682

(43)公開日 平成7年(1995)3月28日

(51)Int.Cl.⁶
B 23 K 35/363
35/22
H 05 K 3/34

識別記号 庁内整理番号
E
310 A
503 Z 7128-4E

F I

技術表示箇所

審査請求 未請求 請求項の数2 OL (全4頁)

(21)出願番号 特願平5-224868
(22)出願日 平成5年(1993)9月10日

(71)出願人 000005223
富士通株式会社
神奈川県川崎市中原区上小田中1015番地
(72)発明者 作山 誠樹
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内
(72)発明者 内田 浩基
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内
(72)発明者 渡辺 獅
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内
(74)代理人 弁理士 井桁 貞一

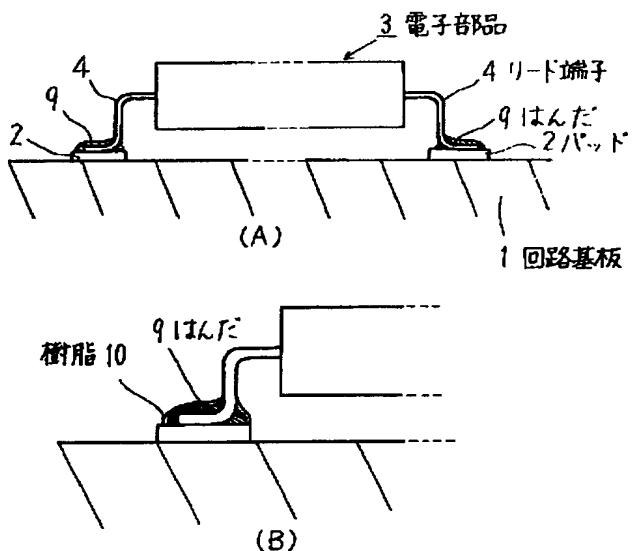
(54)【発明の名称】 はんだペースト

(57)【要約】

【目的】 はんだペーストに関し、はんだの耐蝕性の向上を目的とする。

【構成】 少なくともはんだ粉末とフラックスとよりなるはんだペーストにおいて、被処理基板にはんだ付けを行なうリフロー温度に耐える熱可塑性樹脂をフラックス中に5~30重量%含むことを特徴としてはんだペーストを構成する。

本発明に係るはんだペーストを使用した
はんだ付け結果(A)と部分拡大図(B)



【特許請求の範囲】

【請求項1】少なくともはんだ粉末とフラックスとよりなるはんだペーストにおいて、被処理基板にはんだ付けを行なうリフロー温度に耐える熱可塑性樹脂を前記フラックス中に含むことを特徴とするはんだペースト。

【請求項2】前記熱可塑性樹脂のフラックス中の含有量が5～30重量%であることを特徴とする請求項1記載のはんだペースト。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は耐蝕性を向上したはんだペーストに関する。大量の情報を高速に処理する必要から、情報処理装置の主体を構成する半導体装置は単位素子の小形化による大容量化が行なわれてLSIやVLSIが実用化されているが、これら半導体装置のパッケージング方法も改良されており、また、これらを含む電子部品を装着する配線基板の構造も進歩してきている。

【0002】すなわち、高密度実装を必要とする用途に対してはハーメチックシール・タイプに代わってフリップチップタイプの半導体装置が実用化されており、また、実装密度の向上と共に、配線基板の層数は増加しており、また、電子部品の搭載技術も進んで配線基板に設けてあるスルーホールにリード端子を装着するスルーホール実装から配線基板上にパターン形成してあるパッドにリード端子を装着する表面実装(Surface Mount Technology)へと進み高密度実装が行なわれている。

【0003】このように半導体装置を含む電子部品は配線基板に高密度実装されているが、この接合にははんだペーストが使用され、リフローソルダーリングによりはんだ付けが行なわれている。すなわち、プリント配線基板やセラミック配線基板上にパターン形成してあるボンディングパッド位置にスクリーン印刷などの方法ではんだペーストを塗布しておき、この位置にフラットパッケージ・タイプのICやチップ・タイプのコンデンサや抵抗器などの端子を位置決めし、はんだの融点に対応して加熱温度が設定してある電気炉中を通すリフローソルダーリングにより、はんだ付けが行なわれて電子回路が形成されている。

【0004】

【従来の技術】電子部品と配線パターンの回路接続に使用されるはんだペーストは、はんだ粉末とフラックス(正式にはフラックス・ビヒクル Flux-vehicle)とが重量比で9:1程度の混合物であり、はんだの構成金属、粉末の粒度と形状、フラックスの構成材料などにより各種のはんだペーストが実用化されている。

【0005】ここで、最も一般的なはんだ構成金属は錫(Sn)63重量%-鉛(Pb)37重量%よりなる共晶はんだで、融点は183℃であるが、インジウム(In)-Sn合金など各種のはんだが実用化されている。一方、フラックスはロジン(松脂 Rosin)、硬化ひまし油、溶剤、活性剤な

どを主成分として構成されており、これらの種類と濃度を変えることにより多種多用な性質をもつフラックスが作られている。

【0006】

【発明が解決しようとする課題】はんだペーストは、はんだ粉末とフラックスとが重量比で約9:1、容量比で約1:1の割合で構成されており、リフロー工程においては、はんだペーストの温度上昇と共に溶剤が蒸発して粘度が上昇し、ロジンの被覆により外気を遮断し、活性剤により金属表面を活性化した状態で溶融したはんだが金属に濡れることにより、はんだ付けが行なわれている。

【0007】ここで、はんだの構成金属としては上記のSn-Pb以外に各種のものがあり、また共晶組成以外の組成比のものも使用されているが、共晶組成のはんだは融点が低く、また、流れが良いことから最も一般的に使用されている。然し、表面実装に使用する場合には問題がある。

【0008】すなわち、表面実装が行なわれる配線基板上には装着を行なう半導体集積回路の端子数に対応する数の配線とパッドが密にパターン形成されており、このパッドにLSIなどがはんだ付けされているが、半導体集積回路、配線、はんだ、基板など構成材料の熱膨張係数が異なるために、配線の基板よりの剥離や断線などの障害が生じ易い。

【0009】例えば、常温におけるアルミナ基板の熱膨張係数は $7 \times 10^{-6}/\text{K}$ であるのに対し、銅(Cu)は $16.5 \times 10^{-6}/\text{K}$ 、Sn-Pb共晶はんだは $25.0 \times 10^{-6}/\text{K}$ また半導体集積回路を構成する硅素(Si)は $2.8 \times 10^{-6}/\text{K}$ とそれぞれ異なる。そのため、はんだ付けを行なうリフロー炉の温度が高い程、接合部において発生する応力が大となり、微細な配線は基板より剥がれ易くなり、また、半導体集積回路はパッドより外れ易くなる。

【0010】そこで、リフロー温度を下げるためにSn-Pb系のはんだに代わって更に融点の低いSn-Pb-In(インジウム)系やSn-Pb-Bi(ビスマス)系など三成分系のはんだが着目されている。然し、Sn-Pb-Bi系のはんだはもろくて機械的強度が不足することから、Sn-Pb-In系がよく使用されている。ここで、Inは融点が156.6℃と低いに拘らず沸点は2080℃と高く、軟らかくて安定な金属であり、Inを添加することによりリフロー温度を約30℃下げることが可能になった。

【0011】然し、In添加により耐蝕性が低下すると云う問題がある。すなわち、In元素はハロゲンガスと室温で反応してハロゲン化物を作り、また、酸水溶液に対しては水素(H₂)ガスを発して溶解することから、Sn-Pb-In系のはんだはSn-Pb系はんだに較べて耐蝕性が劣ることになる。そこで、大型の汎用電算機などでは使用環境に充分な注意を払って装置の駆動が行なわれている。

【0012】一方、電子機器の小形化は進行しており、

パソコン用コンピュータや家電レベルの電子機器など使用環境を限定できない機器に対しても高密度実装は行なわれており、製品の歩留り向上の見地からSn-Pb-In系はんだの使用が必要になっている。そこで、Sn-Pb-In系はんだの耐蝕性の向上が課題である。

【0013】

【課題を解決するための手段】上記の課題は、少なくともはんだ粉末とフラックスとよりなるはんだペーストにおいて、被処理基板にはんだ付けを行なうリフロー温度に耐える熱可塑性樹脂をフラックス中に5～30重量%含むことを特徴としてはんだペーストを構成することにより解決することができる。

【0014】

【作用】発明者はSn-Pb-In系はんだの耐蝕性を向上する手段として樹脂ではんだ付け領域を覆うことを考えた。すなわち、はんだペーストを構成するフラックスの中にリフロー処理の最高温度でも分解しない樹脂を溶かし込んでおけば、はんだ付け後にはんだ面を覆って樹脂が被覆できると考えた。

【0015】図1は本発明に係るはんだペーストを使用して表面実装を行なった場合の断面図であつて、同図(A)は断面図、また、同図(B)は部分拡大図である。ここで、はんだ付け工程としては、回路基板1の上に予めパターン形成が行なわれてあるパッド2の上にメタルマスクなどを用いてはんだペーストをスクリーン印刷した後、このパッド2の上に電子部品3のリード端子4を位置決めし、これを例えれば図2のように予め温度設定してあるリフロー炉を通すことによりはんだ付けを行なうもので、図2の温度プロファイルにおいて第1のピーク6はフラックスの構成成分が蒸発乃至分解が始まる温*

30

*度であり、第2のピーク7は粉末のはんだが溶融してはんだ付けが行なわれる温度である。そして、従来と同様にリフロー処理を行なうと図1(B)に示すようにはんだ9を覆って樹脂10の被覆が行なわれる筈である。

【0016】かかる樹脂被覆が行なわれるに必要な樹脂の条件は、

① はんだ付け温度(Sn-Pb-In系はんだでは約200℃)では分解しないこと、

② 修理など再はんだ付け作業が行なわれる場合でも障害にならないこと、

③ フラックスに可溶なこと、

であり、これを満足するものはポリメタクリル酸メチル(PMMA)、ポリアクリル酸メチルなどの熱可塑性樹脂である。

【0017】本発明はこのような熱可塑性樹脂をフラックスに含むはんだペーストを使用してリフローソルダーリングを行なうことによりはんだ付け面が樹脂に覆われたはんだ付けを行なうものである。

【0018】なお、はんだ付け面に被覆する樹脂の厚さは余り厚い場合にはクラックなどを生じ、また、再はんだ付け作業を行なう場合に邪魔になり作業性を低下させる。また、薄過ぎる場合は樹脂被覆されない場所が生じて本発明の目的に沿わなくなる。そこで実験の結果、添加量はフラックスの重量に対して5～30%が適当であった。

【0019】

【実施例】はんだとして[(Sn-37Pb)-10In] (融点158℃, 粒径20～45μm) を使用した。また、フラックスの組成は、

重合ロジン	· · · · ·	30 g
ジプロピレングリコール	· · · · ·	49 g
ブチルヒドロキシトルエン	· · · · ·	0.5 g
ベンゾトリアゾール	· · · · ·	0.5 g
シリコーン消泡剤	· · · · ·	0.5 g
マレイン酸	· · · · ·	0.5 g
硬化ひまし油	· · · · ·	1.0 g
ジエチルアミン臭化水素酸	· · · · ·	1.0 g

とし、これに、

ポリメタクリル酸メチル(PMMA, 粒径50μm) · · · · 17.0 g

を加え、よく混合してフラックスを作り、次に、はんだ粉末とフラックスを混合比を重量比で9:1にとり、充分に混合してはんだペーストを作成した。

【0020】次に、配線基板としては、400ピンのQFP(Quadruped Flat Package)を25個搭載できる金(Au)のパッドがパターン形成してあるセラミック回路基板を準備し、このパッド上にメタルマスクを介してはんだペーストを印刷した。

【0021】また、はんだ付けに使用したリフロー炉は遠赤外リフロー炉で図2に示すように第1のピーク6を

150℃に、また、第2のピーク7を230℃に設定して使用した。また、比較としてPMMAを含まないSn-Pb-Inペーストを用いてリフローソルダーリングを行ない試料を形成した。

【0022】かかる二種類の試料を、耐蝕性を確かめるためにガラス製の腐食試験容器の中に入れ、塩素(Cl₂)ガス1ppmを含み相対湿度80%の空気を500cc/分の流量で常温で供給してはんだ付け位置の腐食の進行を観察した。その結果、PMMAを含まないSn-Pb-Inペーストを使用した試料は、当初より腐食の発生が観察されたのに

対し、本発明に係るPMMAを含むSn-Pb-Inペーストを使用した試料のはんだ付け位置は10時間経過後においても変化はなく、PMMAの被覆により耐蝕性が向上しているのを確認することができた。なお、PMMAの代わりにポリアクリル酸メチルを用いた場合も結果は同様であった。

【0023】

【発明の効果】本発明によれば、Sn-Pb-In系はんだの耐蝕性を向上することができ、このはんだの使用により通常の使用環境においても高密度実装を行なった機器の信頼性を保持することが可能となる。

*

* 【図面の簡単な説明】

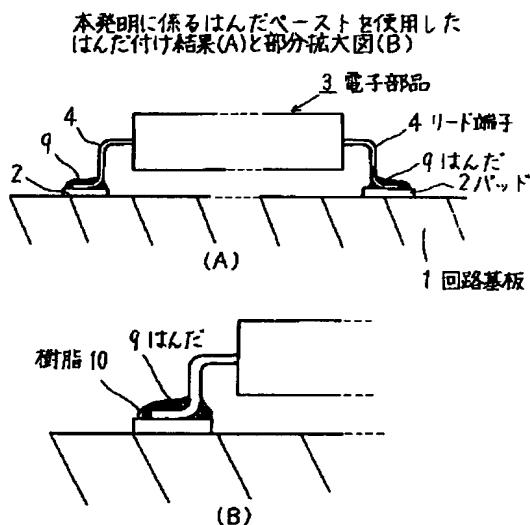
【図1】 本発明に係るはんだペーストを使用したはんだ付け結果(A)と部分拡大図(B)である。

【図2】 リフロー炉の温度プロファイルである。

【符号の説明】

1	回路基板
2	パッド
4	リード端子
9	はんだ
10	樹脂

【図1】



【図2】

